

Document DE 196 31 905 discloses a layout system which determines the layout of each integrated memory of different memory capacity or geometry using a handbook containing different possible modules (2,3,4) which can be electrically and geometrically combined. One of the modules is provided as a memory block of limited memory capacity with memory cells, work and bit lines, a selected number of which are used in the required layout to provide the required overall memory capacity, in combination with control circuit modules (3) and data lines (4).

⑬ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑩ **DE 196 31 905 A 1**

⑤ Int. Cl.⁸:
H 01 L 21/8239
G 11 C 11/401

⑲ Aktenzeichen: 196 31 905.6
⑳ Anmeldetag: 7. 8. 96
㉑ Offenlegungstag: 30. 10. 97

①

DE 196 31 905 A 1

Mit Einverständnis des Anmelders offengelegte Anmeldung gemäß § 31 Abs. 2 Ziffer 1 PatG

⑦① Anmelder:
Siemens AG, 80333 München, DE

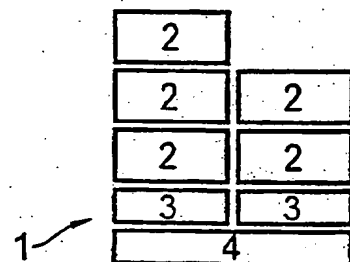
⑦② Erfinder:
Brandt, Ulrich, 81673 München, DE; Lewermann,
Bianka, 82031 Grünwald, DE; Holzapfel, Heinz, 80636
München, DE; Keitel-Schulz, Doris, 85635
Höhenkirchen-Siegertsbrunn, DE; Schönemann,
Konrad, 80807 München, DE; Plättner, Eckehard,
81737 München, DE; Wirth, Norbert, 85716
Unterschleißheim, DE

⑤⑥ Entgegenhaltungen:
DE 41 32 864 C2
US 55 12 766
US 52 08 782
Electronics, 15.7.85, S. 56-58;
Siemens Forsch.- u. Entwickl.-Ber., Bd. 13, Nr. 5,
1984, S. 215-220;

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Verfahren zum Entwurf von integrierten Speichern unterschiedlicher Speicherkapazität oder Geometrie

⑤⑦ Jeder der Speicher 1 wird unter Verwendung einer Baukasten-Bibliothek entworfen, die die Layouts elektrisch und geometrisch zusammenfügbarer, modularer Bausteine 2, 3, 4 enthält. Einer der modularen Bausteine ist ein Speicherblock 2, der Speicherzellen, Wort- und Bitleitungen aufweist. Zur Erreichung unterschiedlicher Speicherkapazität oder Geometrie werden die modularen Bausteine 2, 3, 4 entsprechend zusammengefügt.



DE 196 31 905 A 1

Die Erfindung betrifft ein Verfahren zum Entwurf von integrierten Speichern unterschiedlicher Speicherkapazität.

Zukünftig wird zunehmend ein Bedarf nach integrierten Speichern mit den unterschiedlichsten, individuell an die jeweiligen Bedürfnisse angepaßten Speicherkapazitäten entstehen. Bei dynamischen Speichern (DRAMS) sind als Standardbausteine solche mit Speicherkapazitäten von 1 Mbit, 4 Mbit, 16 Mbit usw. üblich. Der Einsatz dieser bereits vorhandenen Speicher kann je nach Anwendung den Nachteil der schlechten Kapazitätsausnutzung und den Nachteil der schlechten Flächenausnutzung durch zu große Speicherkapazität oder auch den Nachteil ungünstiger geometrischer Abmessungen haben. Letzteres ist insbesondere dann der Fall, wenn der benötigte Speicher Teil einer größeren integrierten Schaltung ist, die auch logische Schaltungen enthalten soll. Man spricht dann von sogenannten "embedded solutions". Weiterhin weist der Einsatz von bereits vorhandenen Speichern den Nachteil auf, daß häufig nicht die für die jeweilige Verwendung erforderliche Datenwortbreite zur Verfügung steht.

Zur Vermeidung der genannten Nachteile ist es daher oftmals wünschenswert, an die jeweiligen Anforderungen angepaßte bzw. kundenspezifische Speicher jeweils neu zu entwickeln. Allerdings sind diese Neuentwicklungen mit einem sehr hohen Zeitaufwand verbunden, der je nach Speichergröße in der Größenordnung von mehr als 2,5 Mannjahren liegt.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zum Entwurf mehrerer integrierter Speicher unterschiedlicher, individuell angepaßter Speicherkapazitäten und/oder Geometrien anzugeben, bei dem der erforderliche Entwicklungsaufwand reduziert ist.

Diese Aufgabe wird durch ein Verfahren gemäß Anspruch 1 gelöst. Erfindungsgemäß ist die Verwendung einer Baukasten-Bibliothek vorgesehen, welche die Layouts von elektrisch und geometrisch zusammenfügbaren modularen Bausteinen enthält. Die Layouts der Bibliothek sind dabei auf einem Massenspeicherm Medium gespeichert, von wo sie für den Entwurf der Speicher durch Software abrufbar sind. Der wichtigste Baustein der Bibliothek ist ein Speicherblock geringer Speicherkapazität, der die sogenannte Granularität, d. h. die feinste Unterteilung aller möglichen unter Verwendung der Baukasten-Bibliothek erstellbarer Speicher, darstellt. Der Speicherblock enthält zumindest eine Anzahl von Speicherzellen mit entsprechenden Wort- und Bitleitungen, die für die Bereitstellung der genannten kleinen Speicherkapazität notwendig ist.

Die Kapazität des Speicherblocks ist günstigerweise sehr viel geringer als diejenige des größten zu entwerfenden Speichers. Damit ist eine optimale, individuelle Anpassung an den jeweiligen Speicherbedarf der zu entwerfenden Speicher möglich. Beispielsweise kann die Kapazität des modularen Speicherblocks lediglich 256 kbit betragen.

Eine vorteilhafte Weiterbildung der Erfindung sieht vor, daß der Speicherblock außer den Speicherzellen und den Wort- und Bitleitungen auch entsprechende Wort- und Bitleitungsdecoder, Wortleitungstreiber und Leseverstärker für die Bitleitungen aufweist.

Die Layouts jedes der zu entwerfenden integrierten Speicher werden durch Zusammenfügen mehrerer Exemplare des Layouts des Speicherblocks erstellt. Je nach herzustellender Speicherkapazität wird dabei eine

unterschiedliche Anzahl dieser Exemplare verwendet. Die Geometrie des herzustellenden Speichers ist durch unterschiedliche Anordnung der modularen Bausteine leicht entsprechend dem Bedarf zu beeinflussen.

Die Erfindung bietet den Vorteil, daß die in der Baukasten-Bibliothek enthaltenen modularen Bausteine nur einmal entworfen werden, wobei darauf zu achten ist, daß die entsprechenden Layouts elektrisch und geometrisch aneinanderfügbar sind. Anschließend kann dieselbe Baukasten-Bibliothek beliebig oft verwendet werden, um die unterschiedlichsten Speicherdesigns zu erstellen. Der kleinste auf diese Weise herstellbare Speicher weist dabei nur ein Exemplar des Speicherblocks auf.

Ist die Baukasten-Bibliothek einmal erstellt, ist mit ihrer Hilfe der Entwurf kundenspezifischer Speicher in minimaler Zeit möglich (Größenordnung weniger als 1 Mannmonat). Dadurch spart man Entwicklungszeit. Die Anfertigung kundenspezifischer Lösungen unter Verwendung des erfindungsgemäßen Speicherblocks geringer Speicherkapazität hat den Vorteil, daß die Speicher nicht überdimensioniert sind, sondern daß ihre Kapazität den jeweiligen Bedürfnissen angepaßt werden kann. Hierdurch ist eine optimale Flächenausnutzung durch den Chip möglich, wodurch erhebliche Kosten vermieden werden können. Insbesondere bei den embedded solutions ist es von Vorteil, daß die modularen Bausteine der Baukasten-Bibliothek in weiten Grenzen flexibel angeordnet werden können. Somit ist der zu entwerfende Speicher jeweils ideal an das Design der gesamten integrierten Schaltung einpaßbar. Auch hieraus resultiert eine bedeutende Flächensparnis.

Durch Verwendung der Bibliothek, die nur bereits getestete Bausteine enthält, wird erreicht, daß das Entwicklungsrisiko, d. h. das Risiko, daß das entwickelte Produkt Fehlfunktionen aufweist, weitaus geringer ist als bei kundenspezifischen Neuentwicklungen, die ohne eine solche Bibliothek arbeiten.

Vorteilhafte Weiterbildungen der Erfindung sehen vor, daß die Baukasten-Bibliothek als weitere modulare Bausteine Ein-/Ausgabeschaltungen, Adreßleitungen, Datenleitungen und Ansteuerungen zur Ansteuerung der Speicherblöcke und zum Anschließen an die Bit- und Wortleitungen der Speicherblöcke aufweist. Günstigerweise können als weitere modulare Bausteine auch Ladungspumpen und Spannungsregler vorgesehen sein. Zur Realisierung einer Hardwareredundanz (Ersatz defekter Wort- oder Bitleitungen durch redundante Wort- oder Bitleitungen die gleichfalls Bestandteil des Speicherblocks sein können) ist es vorteilhaft, als weitere modulare Bausteine entsprechende Programmierfelder (in Form von Fusebanken) und Ansteuererschaltungen für die Speicherredundanz vorzusehen.

Auf die geschilderte Weise ist es möglich, im anzustrebenden Idealfall alle zur Herstellung der integrierten Speicher benötigten Komponenten als erfindungsgemäße modulare Bausteine vorzusehen. Dann beschränkt sich der Entwurf eines neuen Speichers allein auf das Aneinanderfügen dieser Bausteine in der erforderlichen Anzahl. Ein Neuentwurf der benötigten Komponenten entfällt, da die modularen Bausteine so ausgelegt sind, daß das Aneinanderfügen geometrisch und elektrisch auch bei verschiedenen Speichergrößen möglich ist.

Die Erfindung unterscheidet sich wesentlich von Techniken, bei denen unter nur teilweiser Nutzung des Layouts eines Speicherzellenfeldes eines bereits vorhandenen, größeren Speichers ein kleinerer Speicher

realisiert wird (sogenannte "Cut-Downs"). Die beiden Speicherkapazitäten sind dabei charakteristisch für zwei aufeinanderfolgende Generationen von DRAMs und unterscheiden sich daher in der Regel um den Faktor 4. Ein Beispiel für ein Cut-Down ist die Herstellung eines 4 Mbit-DRAMs unter Zuhilfenahme des Layouts eines 16 Mbit-DRAMs. Die Cut Downs erlauben die Herstellung eines Speichers mit einer Speicherkapazität, die für eine Speichergeneration typisch ist, mit einer (höher integrierten) Technologie, die typisch für eine nachfolgende Speichergeneration ist. Eine individuelle Anpassung der Speicherkapazitäten mehrerer zu entwerfender Speicher an den jeweiligen Bedarf, wie dies bei der Erfindung der Fall ist, erfolgt dabei nicht. Cut Downs werden auch ohne Einsatz einer Baukasten-Bibliothek entworfen, wie dies erfindungsgemäß geschieht. Bei Cut Downs ist es notwendig, trotz der Verwendung des Layouts eines Speicherzellenfeldes eines vorgegebenen Speichers jeweils eine Anpassung sonstiger Komponenten (Treiber, Adreßdecoder Ein- und Ausgangsschaltungen, ...) vorzunehmen.

Durch Verwendung der erfindungsgemäßen Baukasten-Bibliothek für den Entwurf mehrerer integrierter Speicher unterschiedlicher Speicherkapazität ist es insbesondere bei Verwendung von modularen Bausteinen, die Ansteuerlogikschaltungen zur Steuerung der Speicherblöcke aufweisen, möglich, in kürzester Zeit auch kundenspezifische Datenwortbreiten der zu entwerfenden Speicher zu realisieren.

Die Erfindung wird nun anhand der Fig. 1 bis 3 erläutert, die verschiedene Ausführungsbeispiele von mit dem erfindungsgemäßen Verfahren erstellten integrierten Speichern unterschiedlicher Speicherkapazität bzw. unterschiedlicher Geometrie zeigen. Fig. 4 zeigt ein Ausführungsbeispiel der Baukasten-Bibliothek 10.

Die integrierten Speicher 1 in den Fig. 1 bis 3 weisen beispielhaft folgende elektrisch und geometrisch zusammenfügbare, modulare Bausteine 2, 3, 4 auf: einen erfindungsgemäßen Speicherblock 2, eine Ansteuerschaltung 3 und Datenleitungen 4. Weitere, dem Fachmann geläufige, für den Aufbau eines Speichers notwendige Komponenten wurden der Übersichtlichkeit wegen nicht abgebildet, da sie für das Verständnis des Prinzips der Erfindung belanglos sind.

Die Layouts der modularen Bausteine 2, 3, 4 sind in einer in Fig. 4 dargestellten, durch Software verwalteten Baukasten-Bibliothek 10 gespeichert, aus der sie zum Zwecke des Entwurfs der jeweiligen integrierten Speicher 1 entnehmbar und anschließend aneinanderfügbare sind. Der Speicherblock 2 enthält nicht weiter dargestellte Wort- und Bitleitungen sowie entsprechende Adreßdecoder, Leseverstärker und Wortleitungstreiber. Deren Aufbau für unterschiedliche Speichertypen (die Erfindung eignet sich auch, aber nicht ausschließlich zur Erstellung von dynamischen Speichern) ist dem Fachmann bekannt und wird daher hier nicht näher erläutert.

Der Speicherblock 2 hat eine geringe Speicherkapazität von beispielsweise 256 Kbit, damit durch Zusammenfügen mehrerer derartiger Speicherblöcke möglichst unterschiedliche Speicherkapazitäten in relativ feiner Abstufung (Granularität) herstellbar sind. Während der Speicher 1 in Fig. 1 fünf Exemplare des Speicherblocks 2 aufweist, sind es in den Fig. 2 und 3 jeweils sechs. Hierdurch ergeben sich unterschiedliche Speicherkapazitäten. Die geringe Anzahl von Speicherblöcken 2 in den Fig. 1 bis 3 dient dabei nur der Veranschaulichung. In der Praxis können die Speicher 1 eine weit-

aus größere Anzahl von ihnen aufweisen, so daß im Fall des 256 kbit großen Speicherblocks 2 z. B. Speicher 1 mit Kapazitäten bis beispielsweise 20 Mbit entstehen.

Den Fig. 1 bis 3 ist auch zu entnehmen, daß durch die erfindungsgemäße Verwendung der Baukasten-Bibliothek die Form der zu erstellenden integrierten Speicher individuell an die jeweiligen Bedürfnisse anpaßbar ist. Dies ist besonders bei embedded solutions von Vorteil, wenn auf derselben integrierten Schaltung, auf der der zu entwerfende Speicher 1 unterzubringen ist, noch weitere, insbesondere logische Schaltungselemente anzuordnen sind, deren Form sehr unterschiedlich sein kann. Die Speicher 1 in den Fig. 2 und 3 weisen beispielsweise zwar gleiche Speicherkapazitäten, jedoch unterschiedliche Geometrie auf.

Aufgrund der rechteckigen Abmessungen der modularen Bausteine 2, 3, 4 ist eine flächenminimale Realisierung besonders einfach. Es sind jedoch auch andere geometrische Formen für die modularen Bausteine 2, 3, 4 möglich.

Durch Verwendung einer unterschiedlichen Anzahl der Exemplare der Ansteuerschaltung 3 ist es möglich, unterschiedliche Datenwortbreiten mit geringem Aufwand zu realisieren (beispielsweise 8, 16 und 32 Bit). Dies ist in Fig. 1 im Vergleich zu den Fig. 2 und 3 angedeutet.

Fig. 4 zeigt die Baukasten-Bibliothek 10, die zum Entwurf der Speicher 1 aus den Fig. 1 bis 3 verwendet wird. Sie enthält je ein Exemplar des Speicherblocks 2, der Ansteuerschaltung 3 sowie der kürzeren Datenleitung 4 zur Erstellung des in Fig. 1 gezeigten Speichers 1 und der längeren Datenleitung 4 zum Entwurf der Speicher 1 in den Fig. 2 und 3.

Patentansprüche

1. Verfahren zum Entwurf mehrerer integrierter Speicher (1), die sich hinsichtlich ihrer Speicherkapazität und/oder ihrer Geometrie unterscheiden,
 - das Layout jedes der Speicher (1) wird unter Verwendung einer Baukasten-Bibliothek (10) entworfen, die die Layouts elektrisch und geometrisch zusammenfügbarer, modularer Bausteine (2, 3, 4) enthält,
 - einer der modularen Bausteine (2, 3, 4) ist ein Speicherblock (2) mit geringer Speicherkapazität, der Speicherzellen, Wort- und Bitleitungen aufweist,
 - beim Entwurf der integrierten Speicher (1) werden die modularen Bausteine (2, 3, 4) zusammengefügt, wobei je nach gewünschter Speicherkapazität eine entsprechende Anzahl von Exemplaren des Speicherblocks (2) verwendet wird und die Anordnung der modularen Bausteine (2, 3, 4) in der Weise erfolgt, daß die gewünschte Geometrie erzielt wird.
2. Verfahren nach Anspruch 1, bei dem zur Erstellung der integrierten Speicher (1) Speicherblöcke (2) zusammengefügt werden, die außerdem Leseverstärker, Wortleitungstreiber und Bit- und Wortadreßdecoder enthalten.
3. Verfahren nach einem der vorstehenden Ansprüche, bei dem als weitere modulare Bausteine (2, 3, 4) Ein-/Ausgabeschaltungen, Adreßleitungen, Datenleitungen (4) und Ansteuerschaltungen (3) zur Ansteuerung der Speicherblöcke (2) verwendet werden.
4. Verfahren nach einem der vorstehenden Ansprüche

che, bei dem als weitere modulare Bausteine (2,3,4) Ladungspumpen und Spannungsregler verwendet werden.

5. Verfahren nach einem der vorstehenden Ansprüche, bei dem als weitere modulare Bausteine (2,3,4) 5 Programmierfelder und Ansteuerschaltungen zur Realisierung einer Hardware-Redundanz verwendet werden.

Hierzu 1 Seite(n) Zeichnungen

10

15

20

25

30

35

40

45

50

55

60

65

FIG 1

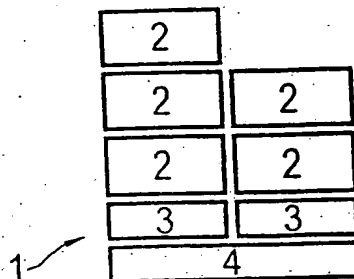


FIG 2

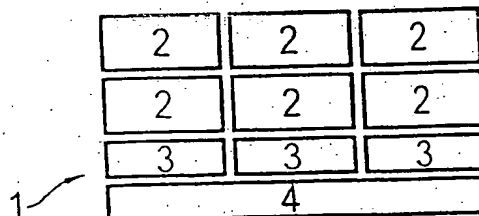


FIG 3

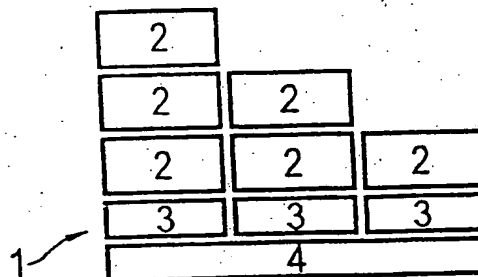
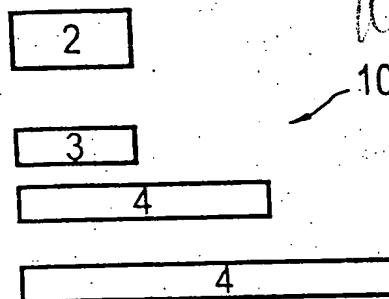


FIG 4



*Bankstelle-
Bibliothek*

- Leerseite -